

EXHIBIT A



RICEVUTO

11 LUG. 2002

MITTLER & C. s.r.l.

Intellectual Property
Department - Europe

tel 603.5415 - fax 603.5204
STMicroelectronics Srl
I 20041 Agrate Brianza
Via C. Olivetti, 2
Tel +39 039 603 1 linea passante
Fax +39 039 6035700
www.st.com

Spett. Le
MITTLER & C. SRL
VIALE LOMBARDIA, 20
20131 MILANO

Ns. Rif.: 02-AG-029/RR-CS
EG

Agrate, 08/07/2002

Oggetto: Deposito di una domanda di brevetto a nome
STMicroelectronics Srl

Inventori:
PIVIDORI Luca

Vi preghiamo di depositare, utilizzando la documentazione
allegata, una domanda di Brevetto Europeo per una invenzione
relativa a

**PROTEZIONE DELLO STRATO DI PREMÉTAL PER LA DEFINIZIONE DI
CONTATTI DA <0.21 μ m IN DISPOSITIVI DI MEMORIA NON VOLATILE**

Sarebbe auspicabile che il deposito avvenisse entro il

31/8/02

in quanto esiste possibilita' di divulgazione dell'invenzione.

Gli stati da designare nella domanda sono Italia, Francia,
Inghilterra, Germania e la lingua da utilizzare e' l'inglese.

Per ulteriori informazioni tecniche vogliate mettervi in
contatto con gli inventori, presso i laboratori.

Con l'occasione, Vi porgiamo i nostri migliori saluti.

STMicroelectronics S.r.l.

cc: inventori

STMicroelectronics Srl
Socio Unico: STMicroelectronics N.V.
Amsterdam - Olanda
Sede legale, direzione generale e amministrativa:
20041 Agrate Brianza - Italia
Via C. Olivetti 2

Telefono: 039 603.1 linea passante
Telefax: 039 6035700
www.st.com

Capitale Sociale L. 1.678.746.090.000 Int. vers.
Codice Fiscale 09291360153
Partita IVA 00551900988
VAT Code: IT 00951900988
Registro delle Imprese di Milano
n. 09291360153



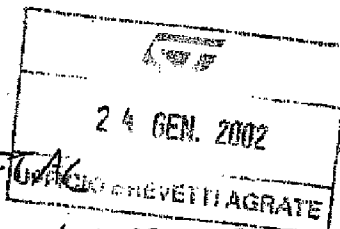
PATENT PROPOSAL

02-AG-028

*** CONFIDENTIAL ***

Descriptive Title of Invention:

PROTEZIONE DELLO STRATO DI PREMISTAG
PER LA AFFINIZZIONE DI CONTATTI DA 0.21 µm IN DISPOSITIVI DI
MEMORIA NON VOLATILE



Inventor(s):

1) First Name: LUCA Family Name: PIVIDORI
Private Address: VIA S. PERTINI 18/H CURNO (BG) 24035
Employer: ST ☒ Corimme ☐ Site: AGRATE
Other ☐ Address: _____
Group: DEVIC Division: R&D Cost-Center: AG-0306 CID: 30861
Tel: 0396036820 / 3311 Fax: _____

2) First Name: _____ Family Name: _____
Private Address: _____
Employer: ST ☐ Corimme ☐ Site: _____
Other ☐ Address: _____
Group: _____ Division: _____ Cost-Center: _____ CID: _____
Tel: _____ Fax: _____

3) First Name: _____ Family Name: _____
Private Address: _____
Employer: ST ☐ Corimme ☐ Site: _____
Other ☐ Address: _____
Group: _____ Division: _____ Cost-Center: _____ CID: _____
Tel: _____ Fax: _____

4) First Name: _____ Family Name: _____
Private Address: _____
Employer: ST ☐ Corimme ☐ Site: _____
Other ☐ Address: _____
Group: _____ Division: _____ Cost-Center: _____ CID: _____
Tel: _____ Fax: _____

STMicroelectronics

COMPANY RESTRICTED

Agrate, 10 January, 2002

From: Luca Pivodori

to:

Ufficio Brevetti Agrate

-Proposta di brevetto-

**Protezione dello strato di premetal per la definizione di contatti
da $<0.21\mu\text{m}$ in dispositivi di memoria non volatile.**

Descrizione del problema

L'idea che costituisce questo brevetto permette di ovviare a 2 inconvenienti che si verificano nel modulo di processo che serve per la definizione dei contatti in processi da $0.15\mu\text{m}$ o inferiori (ma cio' non toglie che si possa anche implementare in tecnologie piu' rilassate e quindi meno critiche).

Il metodo di seguito illustrato risulta particolarmente semplice ed e' di facile individuazione tramite una semplice analisi con sezione SEM in una qualunque zona del wafer, dato che i contatti vengono realizzati generalmente ovunque, sia nelle zone di matrice, sia nelle zone di circuiteria).

Arte nota

L'arte nota e' costituita, in generale da tutti gli step di processo che sono utilizzati dagli addetti ai lavori per realizzare le strutture necessarie per definire zone di matrice e di circuiteria per un dispositivo di memoria flash.

Una volta realizzate le aree attive per la circuiteria e per la matrice di memoria del dispositivo flash si procede con gli step di processo che rappresentano sempre l'arte nota per produrre tali dispositivi:

- 1) crescita di un ossido attivo (tunnel)
- 2) deposizione e definizione del polysilicio che costituisce la floating gate (poly1) solo in matrice e sua eliminazione dalla circuiteria.
- 3) deposizione del dielettrico interpoly (comunemente ONO)
- 4) Tramite una maschera detta maschera MATRIX, si procede all'attacco (generalmente in dry) degli strati depositi di ossido interpoly (generalmente ONO) e del polisilicio della floating gate delle celle di memoria.
- 5) crescita di uno o piu' ossidi attivi di gate.
- 6) deposizione di un secondo strato di polisilicio
- 7) definizione delle celle della matrice mediante esposizione della maschera dell'autoallineato
- 8) definizione delle gates dei transistori mediante esposizione della maschera della circuiteria.

In seguito si procede con la formazione dello strato nel quale dovranno essere generati i contatti:

- 9) deposizione di uno strato di ossido, generalmente da HDP con uno spessore compreso tra 500\AA - 2500\AA oppure di nitrato (nel caso in cui si utilizzi un processo per la formazione di contatti detti "borderless")
- 10) deposizione di uno strato di BPSG, generalmente da SACVD, con concentrazione del tipo 2:9 utile specialmente per le richieste dei dispositivi di memoria flash.
- 11) reflow termico con RTA dello strato di BPSG depositato.
- 12) planarizzazione dello strato di premetal (USG+BPSG) ad esempio mediante tecnologia CMP.

A questo punto, secondo l'arte nota viene esposta la maschera dei contatti che prevede, per le maschere di tipo DUV, che vengano depositi dalla macchina litografia due strati sovrapposti di BARC e di resist. Tali strati sono necessari per permettere la definizione corretta dei

contatti secondo le specifiche dimensionali richieste dal prodotto, evitando anche la contaminazione del resist DUV da parte dello strato drogato di BPSG.

Processo proposto

L'idea che costituisce l'invenzione di questo brevetto è quella di procedere nel seguente modo:

Dopo il punto 12), invece di esporre subito la maschera contatti, si deve deporre uno strato di nitrato UV trasparente da HDP, con uno spessore compreso tra 200Å 500Å (punto 5 nei disegni degli spaccati di processo).

La funzione di tale strato è quella di:

- a) evitare il contatto diretto del BARC+resist con il BPSG, anche in caso di prolungato stazionamento dei wafer con BARC+resist deposto e prima della loro lavorazione. In tale modo si evita la formazione di una difettosità dello strato di BPSG, denominata 'corrosione' che rende impossibile la definizione dei contatti e provoca quindi una perdita di resa durante il testing del dispositivo (Fig.1).
- b) Evitare la formazione di contatti denominati 'a doppio bordo', come da Fig.2 che sono critici quando la dimensioni dei contatti è dell'ordine di grandezza dei 0.2 µm o minori e la distanza contact-to-contact è dell'ordine di grandezza di 0.5µm.

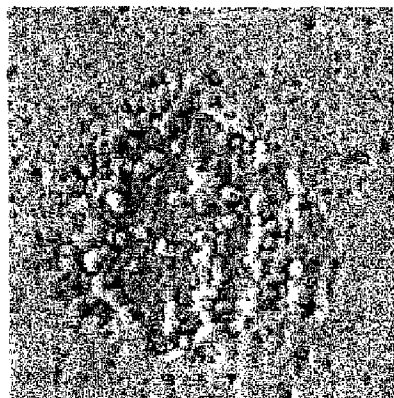


FIG.1

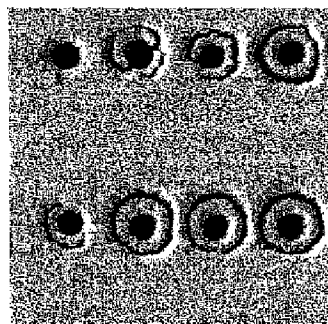


FIG 2

Lo strato deposto deve essere di un materiale che permetta di ottenere una selettività alta con il BPSG durante l'attacco dei contatti, in modo tale che, una volta che il resist ha ceduto (o è stato consumato) svolga esso stesso la funzione di stopping layer superiore (cioè al di sopra dello strato di BPSG) rispetto alla chimica dell'attacco. A questo proposito potrebbe essere vantaggioso che lo strato deposto sia un nitrato UV trasparente che presenta alta selettività con il BPSG e non inficia le performance affidabilistiche della cella di memoria, in particolare se la cella è di tipo flash.

Una volta deposto lo strato di protezione oggetto di questa proposta di brevetto, si procede con le normali operazioni di esposizione della maschera contatti e del suo attacco (punto 6 negli spaccati di processo allegati). Ovviamente la chimica dell'attacco sarà stata modificata in modo tale da attaccare correttamente nei primi step lo strato protettivo supplementare, procedendo in maniera standard con la chimica di attacco ossido una volta giunti sul BPSG.

L'utilizzo di tale tecnica è immediatamente identificabile, poiché lo strato protettivo non è previsto che venga rimosso dalla superficie del BPSG.

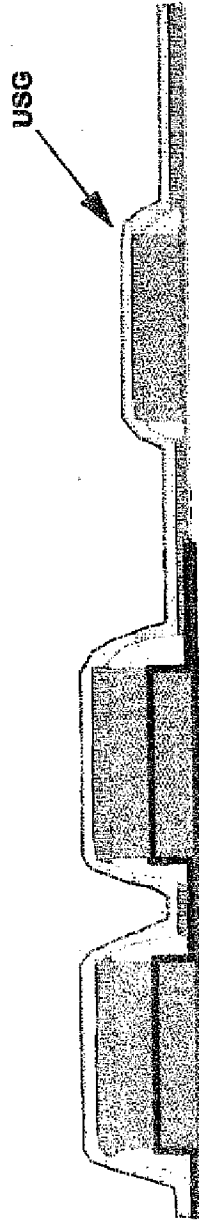
CONFIDENTIAL

CIRCUITRY

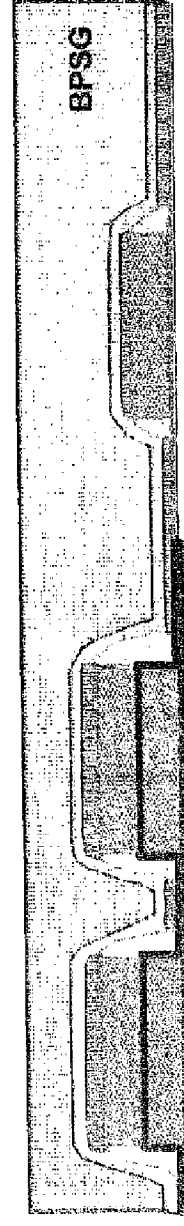
ARRAY



1

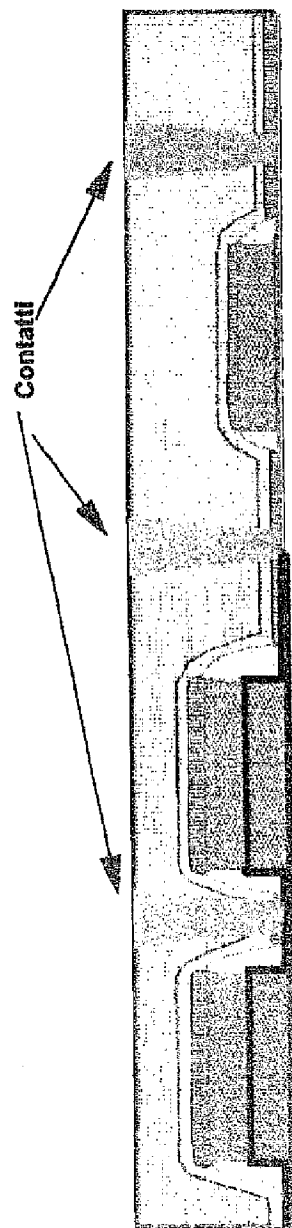


2

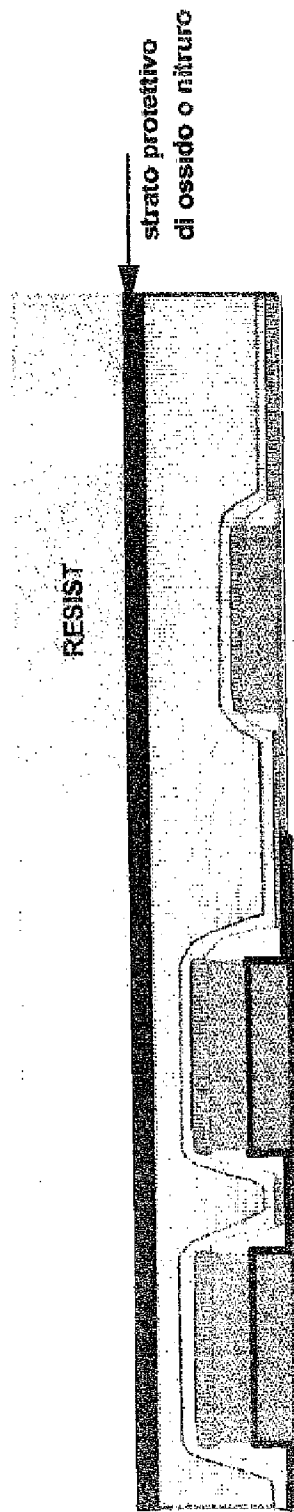


3

Luca Pivdori - Central R&D - R2 Operations Device Flash Group

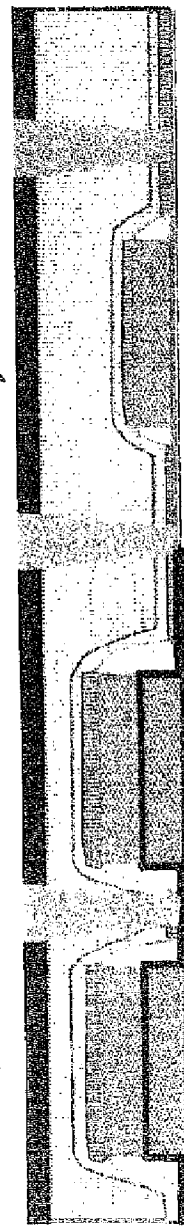


4



5

strato protettivo di ossido o nitruro



6